

16CH CHARGE INTEGRATING ADC

C-QV 715

C-QV 715B

取扱説明書

初版発行	2015年 10月 05日
最新改定	2015年 10月 05日
バージョン	1. 00

株式会社 テクノランドコーポレーション

〒190-1212
東京都西多摩郡瑞穂町殿ヶ谷 902-1
電話 : 042-557-7760
FAX : 042-557-7727
E-mail : info@tcnland.co.jp
URL : <http://www.tcnland.co.jp/>

目次

1	概要	4
1.1	概要	4
2	仕様	5
2.1	入力仕様	5
2.2	ADC 仕様	5
2.3	使用電源その他	5
2.4	筐体	5
2.5	CAMAC ファンクション	5
2.6	パネルイメージ	6
3	使用方法	7
3.1	設置について	7
3.2	検出器の接続について	7
3.3	GATE 信号の接続について	7
3.4	CLEAR について	7
3.5	A/D 変換について	7
3.6	データの読出しについて	8
3.7	ペDESTAL について	8
3.8	電荷積分について	8
3.9	フルスケールについて	8

1 概要

1.1 概要

C-QV 715 は CAMAC モジュールの 16CH の電荷積分型 ADC です。
光電子増倍管やワイヤーチェンバーからの電荷を積分します。
積分する電荷量のフルスケールは、標準で-1500Pc です。また、お客様の指定によりフルスケールを変更できます。（工場出荷時に設定されます。）
電荷積分は GATE 信号が入力されている間だけ行われ、GATE 信号が閉じたタイミングで CH0 から CH15 の順に A/D 変換されます。

2 仕様

2.1 入力仕様

項目	内容
チャンネル数	16
入力インピーダンス	50Ω
電荷入力回路	ACカップル
GATE 信号入力数	1
GATE 入力インピーダンス	50Ω
GATE 信号	FAST NIM
最小 GATE 幅	50nS
CLER 入力インピーダンス	50Ω
CLER 信号	FAST NIM
入力コネクタ	リモ型コネクタ (00.250 タイプ)、D-SUB 37 ピン (C-QV 715B)
電荷入力極性	負極性
最大入力電荷量	標準 - 1 5 0 0 pC (ユーザー指定により変更可能)
最大入力電流	- 1 0 0 mA ~ - 1 0 0 μA

2.2 ADC 仕様

項目	内容
分解能	12bit (0.4pC/bit)
アウトオブレンジ bit	13bit 目
変換時間	約 27 μS
ペDESTAL調整機能	有り (基板上のポテンショメーターによる)

2.3 使用電源その他

項目	内容
+6V	650mA
-6V	400mA
+24V	200mA
-24V	100mA
使用ヒューズ	各電源 3A

2.4 筐体

項目	内容
CAMAC	1 幅モジュール

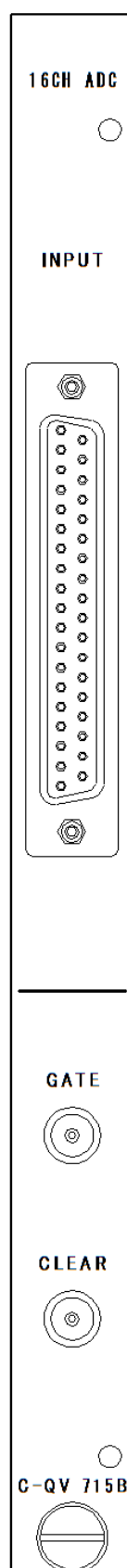
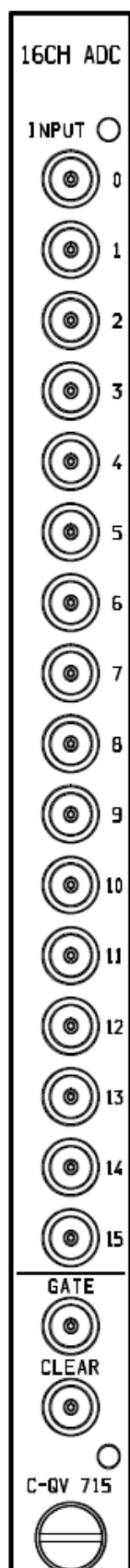
2.5 CAMAC ファンクション

項目	内容
F(0)A(0~15)	Data Read
F(8)	Test LAM
F(9)	Module Clear
F(24)	Disable LAM
F(26)	Enable LAM

2.6 パネルイメージ

標準タイプ

Bタイプ



3 使用方法

3.1 設置について

本機を CAMAC クレートに挿入します。
 その際に、必ず CAMAC クレートの電源が OFF であることを確認してください。
 電源が ON 状態で挿入しますとヒューズが溶断することがあります。

3.2 検出器の接続について

本機と検出器をリモケーブルで接続します。
 その際に CAMAC クレートの電源が入っていても問題はありません。
 本機は、高圧バイアスをかけるものではありませんので、高電圧のかかったラインに接続は絶対にしないように注意してください。

3.3 GATE 信号の接続について

GATE 信号を発生する装置 (Discriminator 等) と GATE 入力端子をリモケーブルで接続してください。
 GATE 信号は FAST NIM 信号です。

3.4 CLEAR について

外部 CLEAR 信号を使用する場合は、CLEAR 入力に FAST NIM 信号をリモケーブルで接続してください。
 多くの場合、CAMAC からの C、Z、F(9)でモジュールをクリアします。

3.5 A/D 変換について

A/D 変換は図 1 のタイミングで開始されます。
 16 チャンネル分の変換が終了すると LAM が発生しますので、予め F(26)で LAM をイネーブル状態に設定してください。

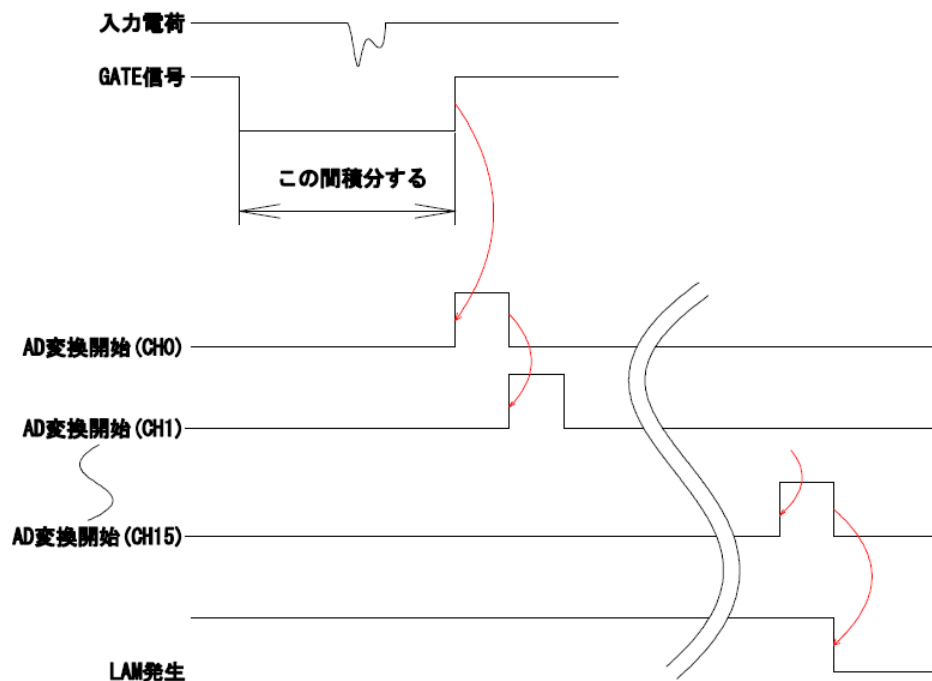


図1 AD変換タイミング

3.6 データの読出しについて

変換データは CAMAC ファンクション $F(0)A(n)$ で読み出してください。n はチャンネルナンバーを入力します。チャンネルは 0~15 なので注意してください。

データは 13bit で出力されますが、13bit 目はアウトオブレンジなのでこの bit が出力される場合は、入力電荷がフルスケールを超えている場合、もしくはプラスの電荷が入力された場合です。

3.7 ペDESTALについて

本機は、GATE 信号が入力されると電荷が入力されない場合でも出力にデータが現れます。これはペDESTAL であり、その大きさは GATE 幅が変わると変化します。

工場出荷時には、GATE 幅が 300nS でカウントが 10 前後になるように調整しています。

基板上にペDESTAL調整用のポテンショメーターがありますが、ADC テスターが無い環境での操作は困難を伴いますので動かさないようにしてください。

3.8 電荷積分について

電荷積分はマイナスのユニポーラです。その為、プラス側に入力が増えるとそれまで積分した電荷の総量が減少しますので注意してください。また、プラス側のみの電荷は積分することが出来ません。出力データとして 13bit 目が出力されアウトオブレンジとなります。

3.9 フルスケールについて

本機は標準で -1500pC になっています。

これ以外のフルスケールに関しては弊社までお問い合わせください。お客様の指定により変更して出荷いたします。