

48CH PROGRAMMABLE LOGIC MODULE

N-PL 101

取扱説明書

初版発行	2015年 10月 05日
最新改定	2015年 10月 05日
バージョン	1. 0 0

株式会社テクノランドコーポレーション

〒190-1212
東京都西多摩郡瑞穂町殿ヶ谷 902-1
電話 : 042-557-7760
FAX : 042-557-7727
E-mail : info@tcnland.co.jp
URL : <http://www.tcnland.co.jp/>

目次

1	機能概要.....	3
2	機能詳細.....	4
3	入出力信号	5
4	入出力信号の切替方法.....	6
5	特別入力信号	8
6	内臓クロック選択方法.....	9
7	実装可能な CPLD	10
8	プログラム入力コネクタについて	11
9	CPLD の PIN 番号と接続先	12

1 機能概要

本モジュールは主に次の機能を有します。

- 16CH の入力ポート(A)と 32CH の入出力選択可能なポートがあります。
- 1CH の特別入力ポート(FAST NIM 信号)があります。
- 入出力信号は FAST NIM 信号です。
- 4つのプログラム可能なステータス表示用 LED があります。
- 入力信号は CPLD(アルテラ社製 MAX7000 シリーズの 84 ピン PLCC タイプを選択することができます。
- CPLD は、ソケットにて実装されますので、アプリケーションによってセル数の違うタイプを選択することができます。
- CPLD は、書込みポート (リアパネル) を通してプログラムをローディングすることができます。

2 機能詳細

N - PL 101 型は、ユーザーが入力信号に対して自由に組み合わせをプログラムすることができる機能を有したモジュールです。32CH のポートは 4CH1 組で、入力・出力を選択することができます。入出力の切換は、基板上のジャンパーピンにて行い、フロントパネルの LED にてその状態を表示します。1 つの特別な外部入力は、CPLD の GCLK (PIN No.83) 入力に配線されていますので入力データのラッチ等に使用することができます。

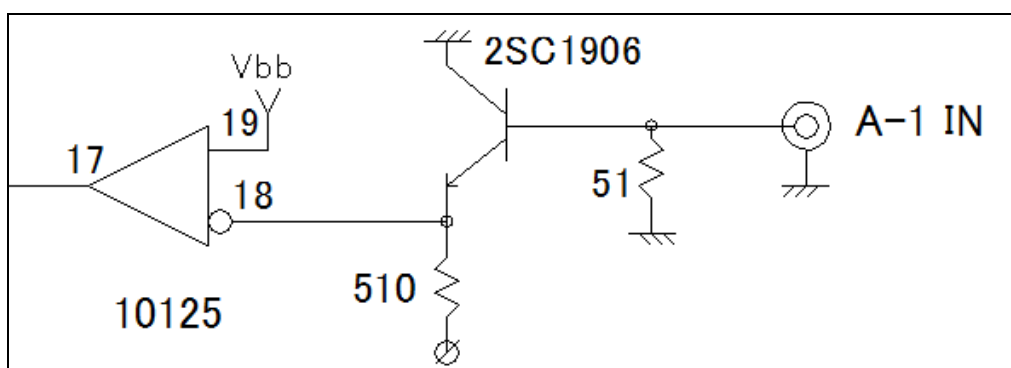
48CH の入出力ポートは、フロントパネルのレモコネクタに接続されています。入出力信号は、すべて FAST NIM 信号です。

ステータス表示用の LED が 4 つフロントパネルの上部にあります。この表示についても CPLD にてプログラムすることができます。CPLD の書込みは、リアパネルの 10 ピンヘッダーから行うことができます。

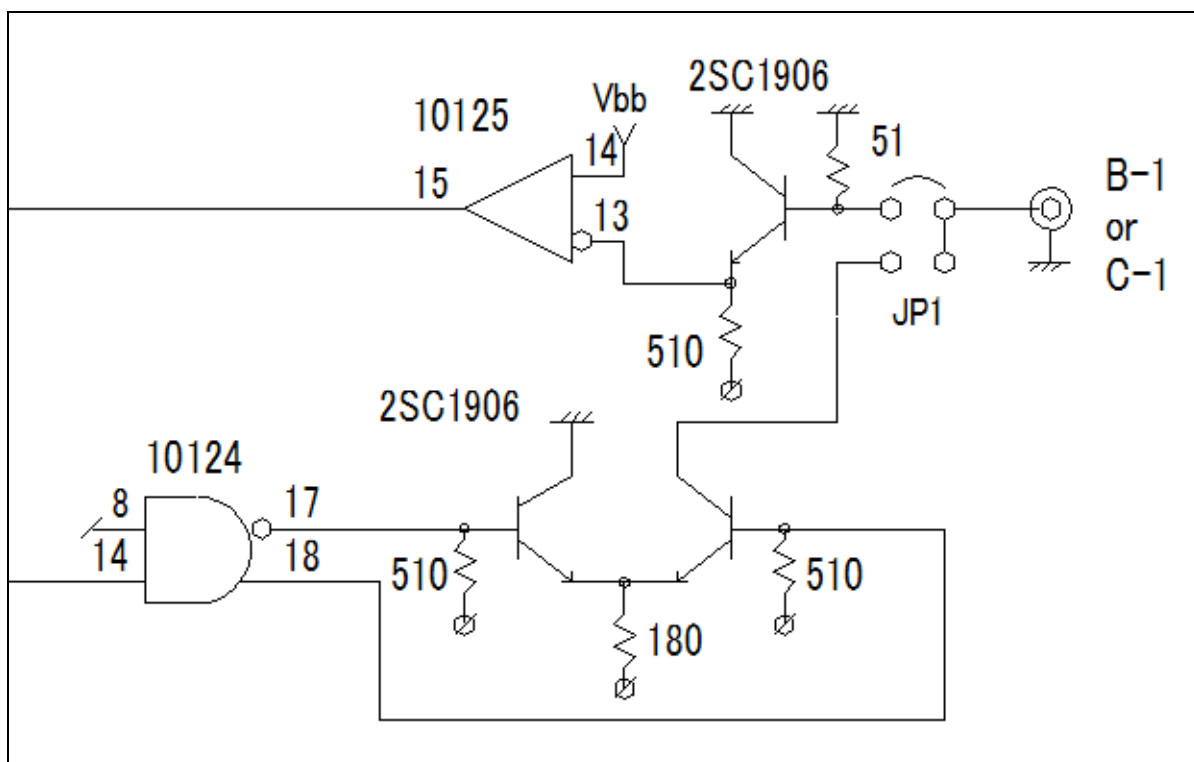
モジュール内部には、48MHz のクロックがあり GCLK2 (PIN No.2) に接続されています。このクロックはジャンパーにより CPLD から分離することも可能です。

3 入出力信号

チャンネル数 (BIT 数)	: 48
信号	: FAST NIM
入力インピーダンス	: 50 Ω
最小信号幅	: 10 nS
コネクタ	: LEMO (ERA.00.250)
入出力切替	: 4CH 毎、基板上のジャンパー-SW にて切替 但し、A 列の 16CH 分は入力専用です。



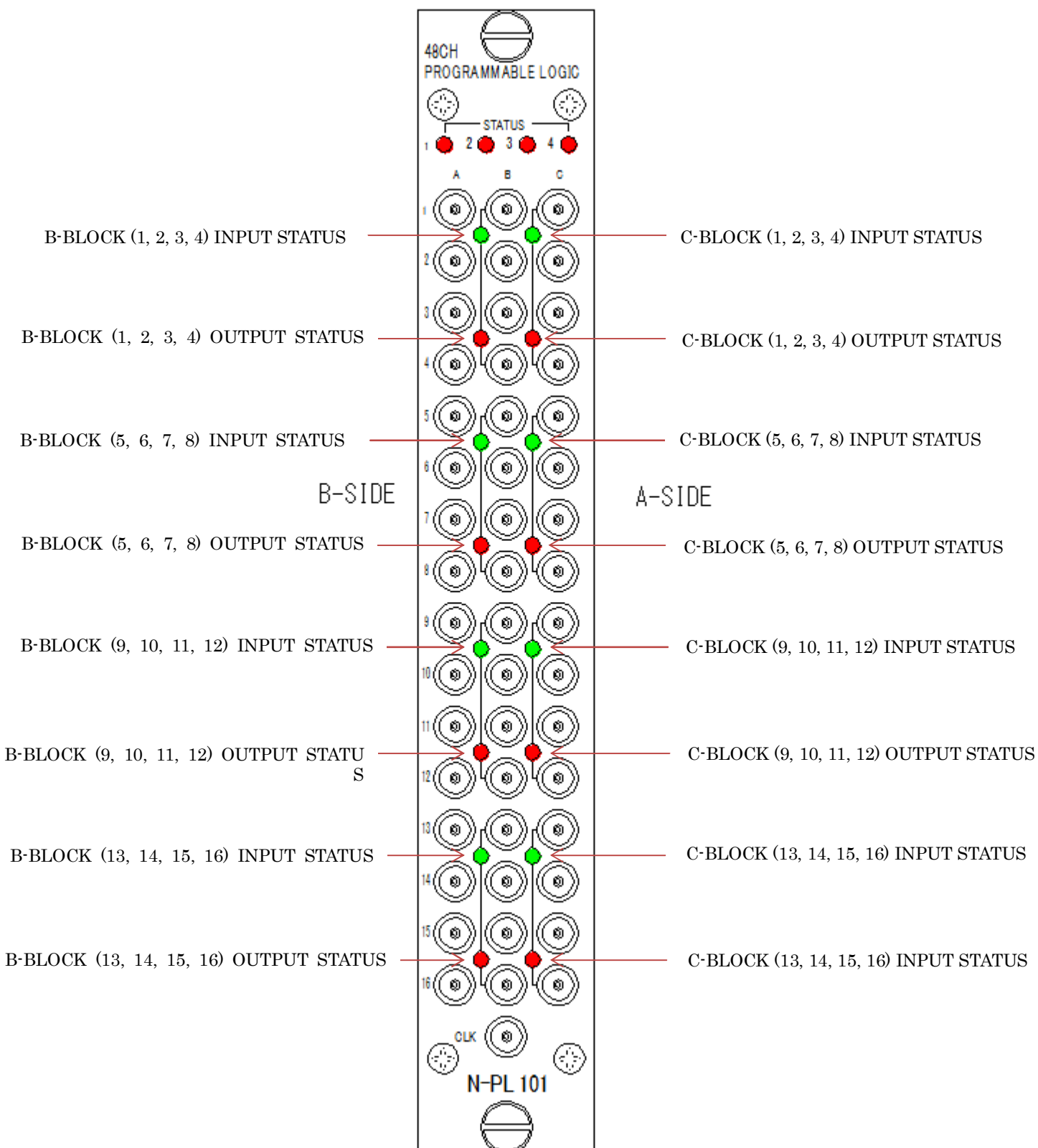
A 列 (1~16) の入力回路 : 入力専用



B 列又は C 列の入出力回路 : Input / Output (JP -select)

4 入出力信号の切換方法

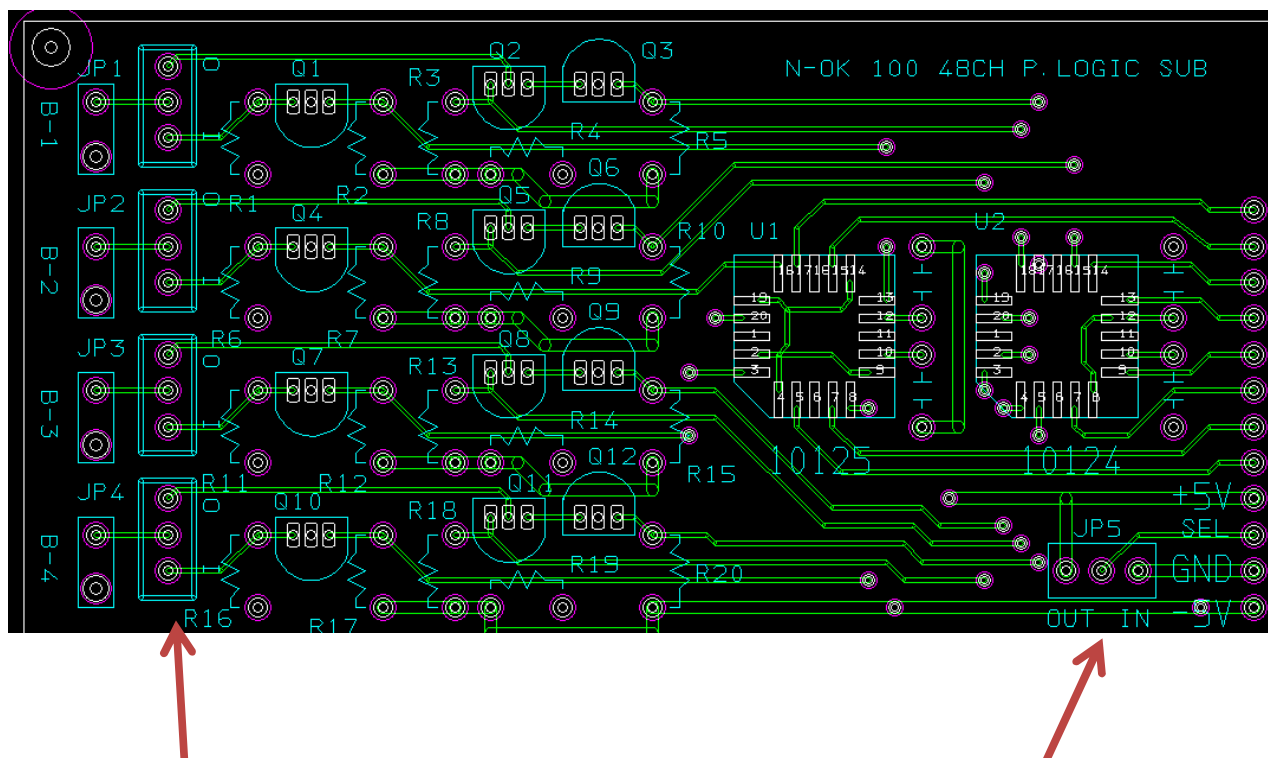
32CHの入出力切換 JP ソケットは、フロント側から見て右側の基板上（A-SIDE）にあります。4CH を1組でブロックになっています。



4.1 JP5 の設定 (ブロックの入出力の設定)

4.1.1 入出力の切替について

例：1-ブロック (B-1～B-4)



JP1,2,3,4 : INPUT (I) or OUTPUT(O)

ブロックの入出力選択

- (1) JP5 の IN/OUT を選択します。
- (2) 次に JP1～JP4 のジャンパーを JP5 が IN ならば “I” 側に、OUT ならば “O” 側にしてください。その時ブロック内はすべて同じに設定してください。

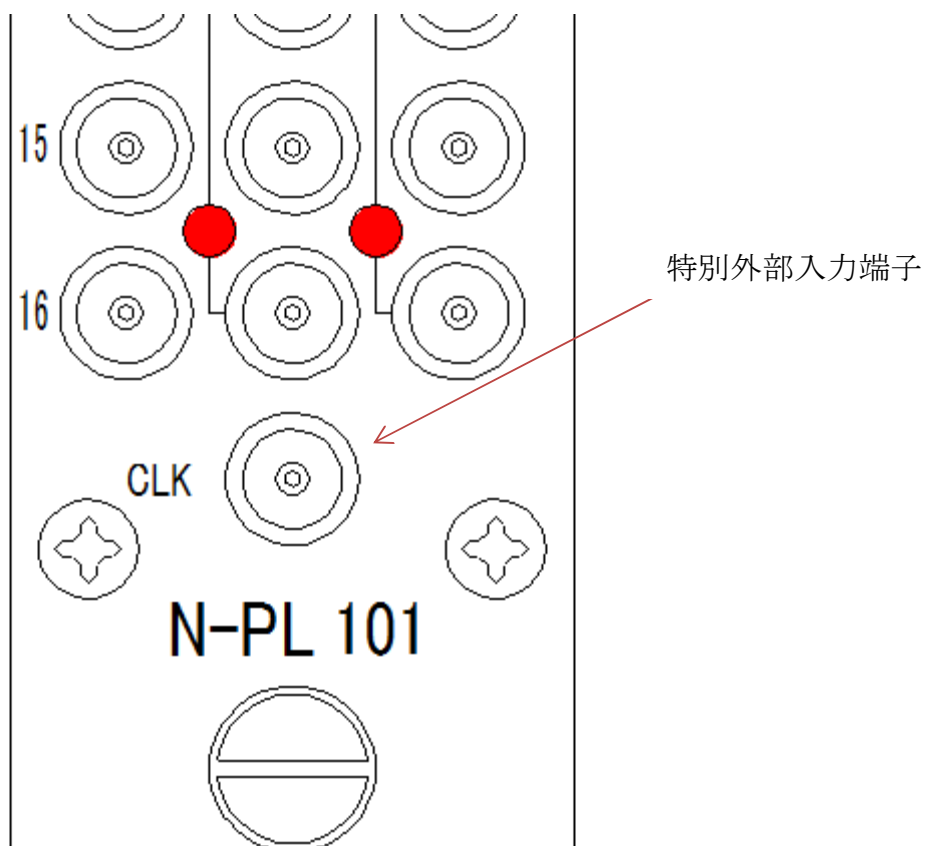
例：入力として使用する場合

JP5 . . . IN
 JP1 . . . I
 JP2 . . . I
 JP3 . . . I
 JP4 . . . I

* 該当したブロックの LED は、入力選択時には “緑”、出力選択時には “赤” が点灯します。

5 特別入力信号

チャンネル数	: 1
信号	: FAST NIM
入力インピーダンス	: 50Ω
最小入力信号幅	: 10 nS
最大繰返し周波数	: 50MHz

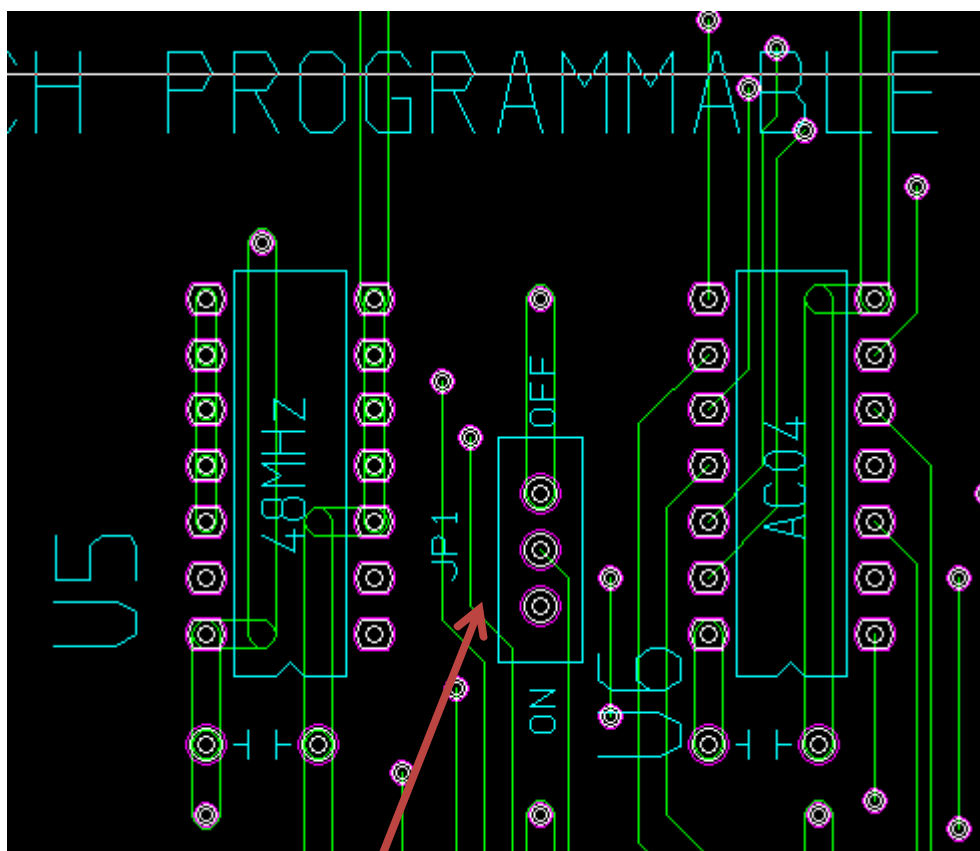


6 内臓クロック選択方法

周波数 : 48MHz

内部クロックは、CPLD の GCLK2 (PIN No.2) に接続されていますが、メイン基板上のジャンパーSW で接続を切り離すことができます。これにより CPLD に対して余分なノイズ源の回避をすることができます。

出荷時は、“OFF (切)” 側に設定してありますので、使用するときにはメイン基板 (B-SIDE : フロントパネルから見て左側の基板) 上の JP1 を “ON” に設定してください。



JP1 : 内部クロックの ON/OFF

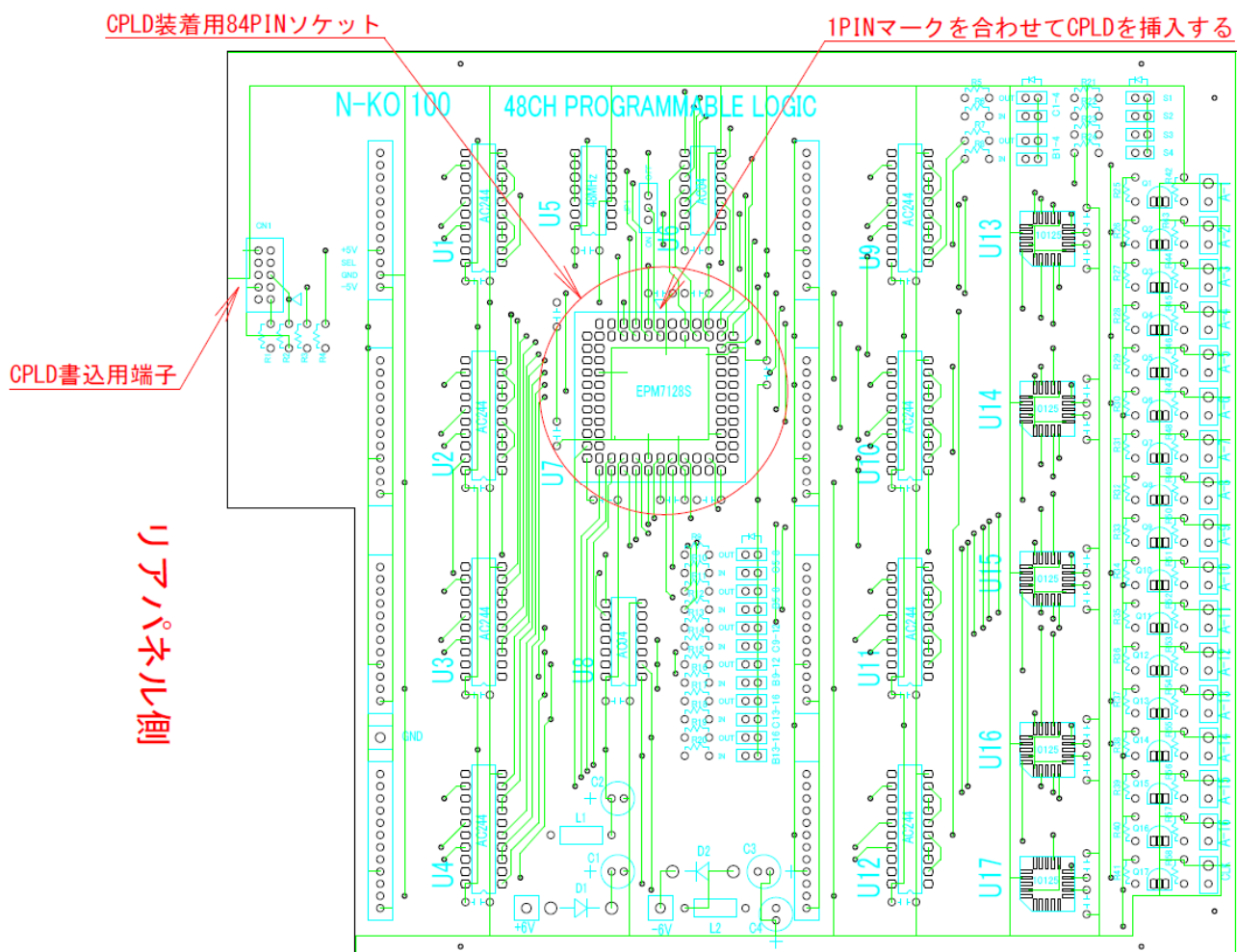
7 実装可能な CPLD

アルテラ社 MAX7000 シリーズ

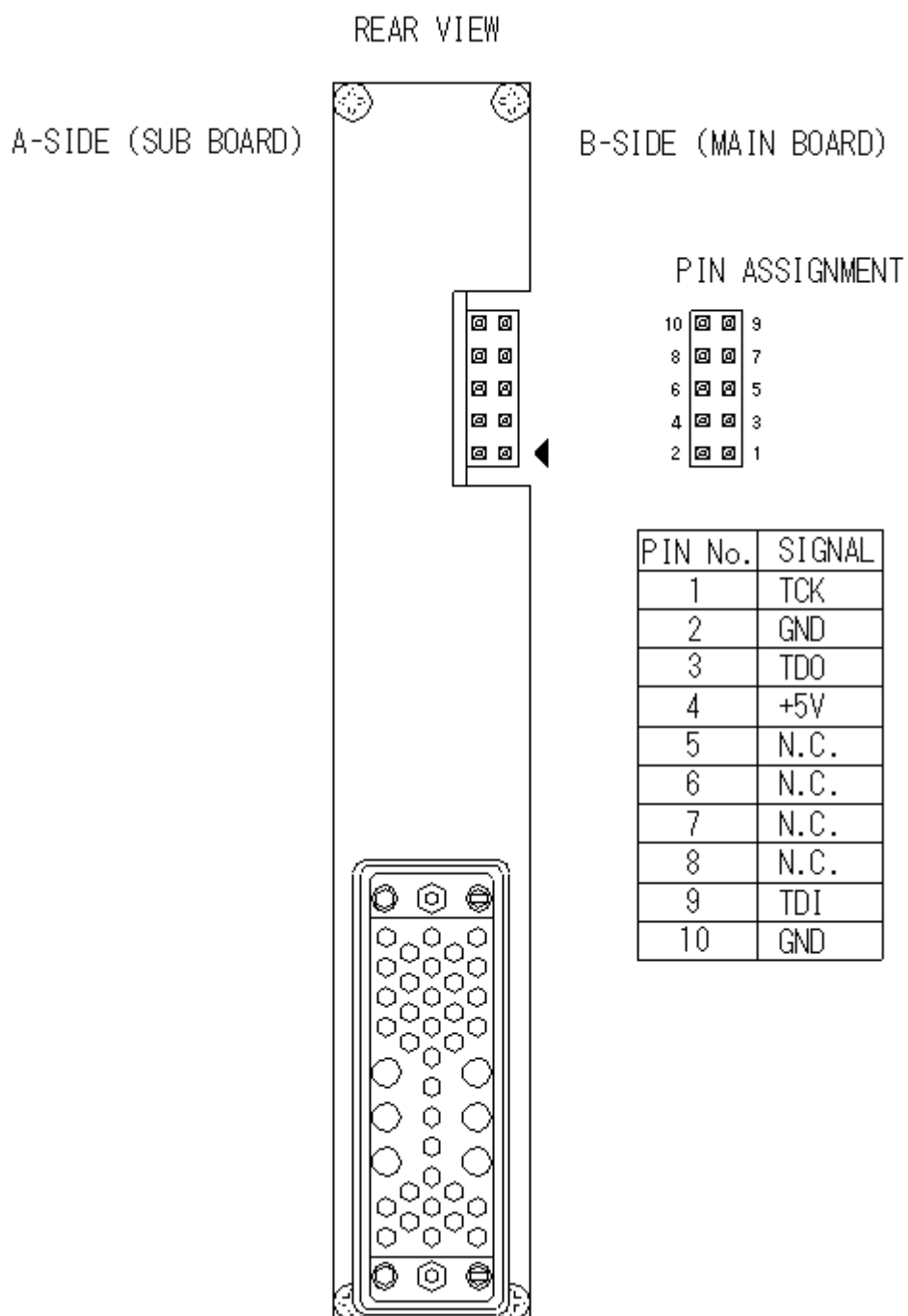
EPM7064S : マクロセル数 “64”

EPM7128S : マクロセル数 “128”

これらの CPLD のパッケージは PLCC- 84PIN パッケージです。
メイン基板の IC ソケット(U7)に 1PIN マークを合わせて挿入してください。



8 プログラム入力コネクタについて



*このヘッダーコネクタに“USB-BLASTER”を接続して書込んでください。

9 CPLD の PIN 番号と接続先

リモコネクタ “A” “B” “C”

IN	PIN No.	IN / OUT	PIN No.	IN / OUT	PIN No.
A-1	67	B-1	76	C-1	4
A-2	68	B-2	74	C-2	5
A-3	61	B-3	73	C-3	6
A-4	60	B-4	70	C-4	8
A-5	56	B-5	64	C-5	10
A-6	57	B-6	69	C-6	9
A-7	55	B-7	63	C-7	27
A-8	54	B-8	65	C-8	25
A-9	52	B-9	46	C-9	12
A-10	51	B-10	45	C-10	11
A-11	49	B-11	48	C-11	17
A-12	50	B-12	44	C-12	15
A-13	41	B-13	36	C-13	18
A-14	40	B-14	35	C-14	16
A-15	37	B-15	30	C-15	22
A-16	39	B-16	33	C-16	20

その他の PIN の関係

LED	PIN No.	CLOCK	PIN No.
Status-1	81	Internal	2
Status-2	80	External	83
Status-3	75		
Status-4	77		

* Internal CLOCK : 48MHz

* External CLOCK : 特別外部入力端子 (CLK)